

本追補は、SDRAM_DAI for TDA1547基板に適用されます。PCM1794版のSDRAM_DAIとの相違点に関して記述しています(基板リビジョン1.11以降のSDRAM_DAI基板との比較)。

2. 入力S/PDIF信号の選択

本基板では、「TOS1入力」がDSD入力ピンとなり、オンボードのTOSリンク実装ランドにヘッダ基板を接続します。したがってオンボードのトスリンクは使いません。
その他の入力ポートには、CDプレーヤやFS=48kHzのPCMソースを接続することができます。
ヘッダ基板との接続についてはhttp://fpga.cool.coocan.jp/electrart/DAI_PCB.pdf をご覧ください。

3. バッファメモリーの「アドレス深度」切り替え

本基板では設計制約の関係上、メモリーのバイパスモードがありません。
従って、4ピンコネクタ「P6」の全ピンをOPENにしてもTHRUにはなりません。
この場合、「SHALLOW」と同等になります。

4. サンプリング周波数の変更

SACDプレーヤを接続したときには、本基板はFs=176.4kHzと認識します。
ハイサンプリングのソースは事実上DSD出力基板を積んだSACDプレーヤしか受け入れませんので、強制でサンプリング周波数を合わせる必要がありません。したがって5ピンコネクタ「P3」は使用しません。オープンにしておいてください。

5. デジタルオーディオ出力コネクタ

「P9」からはDSD信号が出力されます。ソースがDSD出力基板を積んだSACDの場合にはプレーヤからの信号がそのまま、ソースがCDやFs=48kHzの場合には、本基板にてPCM→DSD変換されたDSD信号が出力されます。**なお、Fs=32kHz/88.2kHz/96kHz/176.4kHz/192kHzのPCM信号には対応していません。**

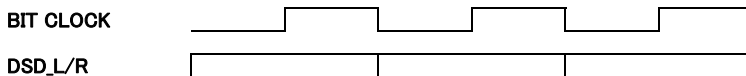
P9 ピン配置

| | |
|---|-----------------|
| 1 | BIT CLOCK(64fs) |
| 2 | DSD_L |
| 3 | DSD_R |
| 4 | SYSTEM CLOCK |
| 5 | GND |

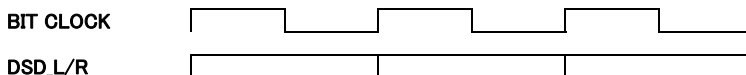
←TDA1547基板使用時はopenにする

基板上のSJ3ジャンパをショートすると、BIT CLOCKの位相をDSD_L/DSD_Rに対して反転することができます。

SJ3 → open



SJ3 → short



なお、4番ピンのSYSTEM CLOCK出力は、256fsとなっております。

※TDA1547基板を使用される場合には、TDA1547基板には4番ピンを接続しないでください。

6. サンプリング周波数表示

UNLOCK/44.1kHz/48kHz/176.4kHzのいずれかのLEDが点灯します。

7. SDRAM メモリーポインタの表示

SN74**138でデコードして8個のLEDを駆動することによって、ライト/リードそれぞれのアドレスポインタの位置関係を知ることができます。
メモリー深度切り替えは、NEW-LED基板の回路が適応します。

11. 認証出力

「P10」認証出力コネクタが新たに追加されています。このコネクタをヘッダ基板に接続することで、LANケーブルを経由してトランスポート側のDSD出力基板に認証信号を送信します。

接続方法に関しては、http://fpga.cool.coocan.jp/electrart/DAI_PCB.pdf をご覧ください。

また、http://fpga.cool.coocan.jp/electrart/DSD_PCB.pdf も一緒にご覧ください。

その他

SACDプレーヤにディスクが入っていない状態のときはプレーヤ内部でDSD信号が出ていません。
DSDではこの状態はDC出力状態になります。DSD出力基板ではこの状態を認識できませんので、この状態の信号をそのまま引っぱってきて本基板に入力しています。

したがって、ディスクが入っていない時にはボリュームは絞りにおいてください。